

宽带数字阵列雷达通道固定时延误差估计技术的研究

张小贝¹, 张权¹, 方明², 秦琨², 张琦¹

(1. 上海大学通信与信息工程学院, 上海 200444; 2. 上海航天电子通讯设备研究所, 上海 201109)

摘要: 为解决宽带数字阵列雷达通道固定时延误差导致的数字波束成形性能下降问题, 提出一种基于最大似然估计和抛物线插值的通道固定时延误差估计方法。该方法首先通过基带发射信号和包含未知时延参量的基带接收信号的相关积分后信号的峰值点估计通道固定时延整数部分; 然后利用峰值点及其相邻两点进行抛物线插值完成通道固定时延小数部分估计; 最后计算多通道固定时延误差, 并完成各通道固定时延误差的补偿。仿真结果表明, 该方法能够在赛灵思的 xcku115 平台下, 实现宽带数字阵列雷达的多通道固定时延误差估计, 并且在输入信号信噪比为 10~30 dB 的情况下, 估计精度能够达到 0.001~0.014 倍采样间隔, 可以满足工程的实际应用要求, 提高宽带数字阵列雷达中数字波束成形的性能。

关键词: 数字阵列雷达; 通道时延估计; 最大似然估计; 抛物线插值

中图分类号: TN967.51

文献标志码: A

DOI: 10.11959/j.issn.1000-436x.2023067

Research on channel-fixed delay error estimation of wideband digital array radar

ZHANG Xiaobei¹, ZHANG Quan¹, FANG Ming², QIN Kun², ZHANG Qi¹

1. School of Communication and Information Engineering, Shanghai University, Shanghai 200444, China

2. Shanghai Aerospace Electronic Technology, Shanghai 201109, China

Abstract: A channel-fixed delay error estimation method was proposed to tackle the performance degradation of digital beam-forming caused by the channel-fixed delay error of wideband digital array radar. First, the integer part of the fixed delay of the channel was estimated through the correlation integral peak of the baseband transmitted signal and the baseband received signal containing unknown delay parameters. Then, the fractional part of the fixed delay of the channel was estimated with parabolic interpolation by using the correlation peak and its adjacent two points. Finally, the multi-channel fixed delay error was calculated and compensated. The simulation results show that the multi-channel fixed delay estimation of wideband digital array radar can be realized on Xilinx xcku115. The estimative precision can reach 0.001~0.014 times the sampling gap when the signal-to-noise ratio of the input signal is 10~30 dB. The proposed method can meet the engineering application requirements and improve the performance of digital beamforming in wideband digital array radar.

Keywords: digital array radar, channel delay estimation, maximum likelihood estimation, parabolic interpolation

0 引言

宽带数字阵列雷达 (WB-DAR, wideband digital array radar) 具有收发多波束、超分辨测向和抗干扰能力强等优势^[1]。宽带数字波束成形 (DBF, digital

beam-forming) 作为 WB-DAR 的一项关键技术, 其性能影响着雷达系统后续对目标检测、跟踪和识别的能力。然而, 对于大规模 WB-DAR, 其阵列通道往往多达数百个, 各通道的系统固定时延误差导致的信号不同步必然会造成 DBF 性能下降。同时,

收稿日期: 2022-08-30; 修回日期: 2022-11-20

通信作者: 方明, zj02065119@163.com

基金项目: 上海市青年科技英才扬帆计划基金资助项目 (No.21YF1417400)

Foundation Item: Shanghai Sailing Program (No.21YF1417400)

由于阵列通道数量巨大，系统对硬件资源需求量也将更高。因此，通道间的高速数字信号同步和系统硬件资源需求量大问题一直是阻碍宽带数字波束成形技术工程应用的主要技术难题。

为解决由通道固定时延误差带来的高速信号同步问题，可利用阵列信号处理领域中的时延估计算法估计通道固定时延量，并对各通道信号进行时延补偿以达到信号同步目的。随着研究的深入，产生了许多时延估计算法，根据估计精度来分类，其主要分为整数阶时延估计算法和分数阶时延估计算法。其中，整数阶时延估计算法中大多数算法的基础是相关法，其通过搜索 2 个时延信号互相关函数的峰值点来估计信号间的时延量，优势是算法简单、容易实现，但是其估计性能对噪声较敏感。为此，Knapp 等^[2]提出了广义互相关时延估计理论框架，通过对输入信号加权处理达到抑制噪声的目的。随后，基于广义互相关时延估计理论框架衍生出维纳加权窗、平滑相干变换窗、相位变换窗、有效估计最大似然频率权重等广义相关时延估计算法^[3-6]，提高了时延估计算法的稳健性，但基于广义相关理论的时延估计算法依赖输入信号和噪声统计先验知识，并且在低信噪比下估计性能会严重下降。为解决上述问题，时延估计算法一方面向增强低信噪比下估计算法的性能方面发展，产生了基于高斯指标、改进的小波阈值函数、二次相关、希尔伯特变换和四阶积累量等一系列低信噪比下的时延估计改进算法^[7-11]；另一方面向不依赖输入信号和噪声统计先验知识的自适应时延估计方向发展，产生了基于最小均方算法、递推最小二乘法等理论的自适应时延估计算法，避免对接收信号和噪声先验知识的依赖，解决了非平稳环境下的时延估计问题，但其收敛过程计算量较大，因此在资源有限的实时计算系统中应用受限^[12-14]。

实际环境下的时延估计不仅要考虑硬件资源占用问题，还要提高时延估计精度，因此，需要对分数阶的时延进行估计。传统的分数阶时延估计算法主要是在互相关算法上叠加插值法达到分数时延估计的目的，如多项式插值、余弦插值和样条插值等算法，该类算法容易在硬件平台上实现，但所估计精度仍受限于插值次数^[15-17]。随着研究的深入，衍生出越来越多高精度的分数时延估计算法。例如，Tang 等^[18]针对混合调制拉格朗日显式时延估计器提出了一种基于迭代时间的变步长算法；黄乙^[19]

提出基于分数阶傅里叶变换的时延估计算法，还将神经网络、机器学习和遗传算法引入分数时延估计算法中^[20]。与插值法实现的分数时延估计相比，上述算法具有更小的均方误差，估计性能也更加优越，但由于其算法复杂度较高，应用领域也较为局限。因此，在不同领域对时延估计算法的选用也不相同，需要根据实际系统要求，在时延估计精度和算法复杂度两方面权衡。

针对 WB-DAR 系统中多通道固定时延误差估计的工程实现，本文提出一种基于最大似然估计和抛物线插值的通道固定时延估计方法。该方法充分利用了 WB-DAR 的脉冲压缩功能，不需要增加额外的处理环节，通过各通道脉冲压缩输出信号的峰值点估计通道固定时延整数部分；然后，利用脉冲压缩输出信号的峰值点及其相邻两点进行抛物线插值完成通道固定时延小数部分估计；最后，计算多通道固定时延误差，完成各通道时延误差的补偿。本文仿真分析了所提时延估计方法的性能及其对 WB-DAR 系统中 DBF 性能的改善情况，同时在赛灵思的 xcku115 现场可编程逻辑门阵列（FPGA, field programmable gate）平台下，实现宽带数字阵列雷达的多通道固定时延误差估计，验证了所提方法的可行性。

1 信号模型和最大似然估计原理

1.1 信号模型

宽带数字阵列雷达数字波束成形信号模型如图 1 所示，在各通道中频采样前加入固定时延以替代各通道所具有的固定时延。其中，第 1 通道~第 K 通道固定时延构成的集合服从正态分布^[21]。特别地，在测量通道固定时延误差时，只保留校正源输入信号。其中， θ 为波达角， d 为阵元间距， $T_1 \sim T_K$ 为阵元， K 为接收阵元数。

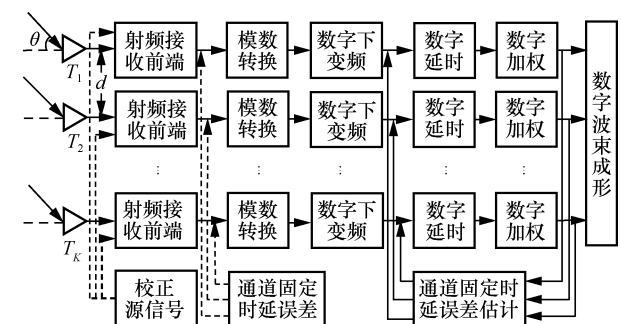


图 1 宽带数字阵列雷达数字波束成形信号模型

假设雷达接收信号为线性调频（LFM, linear frequency modulation）信号，且接收信号瞬时电压

为单位幅度^[22], 则第 i 阵元的接收信号为

$$x_i(t, \theta) = \text{rect}\left(\frac{t + \tau_i^\theta}{T_p}\right) u(t + \tau_i^\theta) e^{j2\pi f_0(t + \tau_i^\theta)} \quad (1)$$

其中, f_0 为接收信号的中心频率, T_p 为脉冲宽度, $\text{rect}(\cdot)$ 为矩形窗函数, $u(t)$ 为接收信号的复包络,

$\tau_i^\theta = \frac{(i-1)d \sin \theta}{c}$ 为第 i 阵元与第 1 阵元之间的时延, $i = 1, 2, \dots, K$ ^[23]. 阵元接收信号在经过射频接收前端中的限幅器、低噪声放大器、移相器和混频器等模拟器件后, 经采样后得到的数字中频信号为

$$x_i(t, \theta) = \text{rect}\left(\frac{t + \tau_i^\theta}{T_p}\right) u(t + \tau_i^\theta) e^{j2\pi f_{IF}t} e^{j2\pi f_0(\tau_i^\theta - \tau_i^{\theta_0})} \quad (2)$$

其中, f_{IF} 为信号中频频率, θ_0 为波束指向方向。

在不考虑通道固定时延误差情况下, 数字中频信号经过数字下变频、时延和数字加权后得到的基带信号为

$$x_{ib}(t, \theta) = \text{rect}\left(\frac{t + \tau_i^\theta - \tau_i^{\theta_0}}{T_p}\right) u(t + \tau_i^\theta - \tau_i^{\theta_0}) e^{j2\pi f_0(\tau_i^\theta - \tau_i^{\theta_0})} \quad (3)$$

特别地, 数字下变频中抽取因子为 1。

根据阵列天线的数字波束成形理论, 在任意扫描方向上, 阵列各通道输出信号脉冲压缩后可表示为

$$y_i(t, \theta) = x_{ib}(t, \theta) * x_0(t - t_0) \quad (4)$$

其中, $*$ 为卷积运算; t_0 为参考通道脉冲压缩输出信号峰值对应的时刻^[24-27]; $x_0(t)$ 为阵列雷达基带发射信号, 其计算式为

$$x_0(t) = \text{rect}\left(\frac{t}{T_p}\right) u(t) \quad (5)$$

$t = t_0$ 时刻的各通道脉冲压缩输出信号相加得到的方向图为广义方向图, 如式(6)所示^[21]。

$$F(\theta) = \sum_{i=1}^K |y_i(t_0, \theta)| \quad (6)$$

在实际的 WB-DAR 工程应用中, 必须考虑由通道固定时延误差带来的影响。在加入通道固定时延后, 根据式(4)得到的广义方向图为

$$F(t = t_0, \theta) = \left| \sum_{i=1}^K \left[\text{rect}\left(\frac{t + \tau_i^\theta - \tau_i^{\theta_0} + \Delta\tau_i}{T_p}\right) u(t + \tau_i^\theta - \tau_i^{\theta_0} + \Delta\tau_i) e^{j2\pi f_0 \Delta\tau_i} \cdot e^{j2\pi f_0(\tau_i^\theta - \tau_i^{\theta_0})} * x_0(t - t_0) \right] \right| \quad (7)$$

其中, $\Delta\tau_i$ 为第 i 通道的固定时延。

比较式(6)和式(7)可以得到, 在理想情况下, 通道固定时延误差会导致各通道输出信号的复包络无法完全对齐, 从而影响系统波束成形性能。

1.2 最大似然估计原理

为解决上述通道固定时延误差造成数字波束成形性能下降的问题, 需要准确求得各通道间的固定时延误差, 完成时延误差补偿。

对于阵列通道的固定时延估计可以看作在功率谱密度为 $\frac{N_0}{2}$ 的高斯白噪声 $n(t)$ 下对时延信号 $s(t - t_0)$ 未知时延参量的估计, 即对式(8)中未知时延参量 t_0 的估计^[21]。

$$y(t) = s(t - t_0) + n(t), 0 < t < T_p \quad (8)$$

此时, $y(t)$ 的似然函数如式(9)所示^[21]。

$$p(y | t_0) = F \exp\left\{-\frac{1}{N_0} \int_0^T [y(t) - s(t - t_0)]^2 dt\right\} \quad (9)$$

对式(9)取对数并对时延参量 t_0 求导后展开, 可得到最大似然估计求解方程如式(10)所示。

$$\int_0^T y(t) \frac{\partial s(t - t_0)}{\partial t_0} dt - \int_0^T s(t - t_0) \frac{\partial s(t - t_0)}{\partial t_0} dt = 0 \quad (10)$$

由于式(10)第二项为信号能量, 对其进行等价变换后, 可得

$$\int_0^T y(t) \frac{\partial s(t - t_0)}{\partial t_0} dt = 0 \quad (11)$$

因此, 对时延 t_0 的最大似然估计就是使接收信号 $y(t)$ 和时延信号 $s(t - t_0)$ 对 t_0 的偏导数的相关积分为 0^[21]。

2 改进的通道固定时延误差估计方法

上述求解最大似然估计量的方法需要对信号进行求导和积分的操作, 占用过多的硬件资源, 此外, 在未进行插值或抽取的情况下, 当阵列通道固定时延误差小于系统的采样间隔时, 最大似然估计得到的时延误差为 0, 无法满足 WB-DAR 系统固定时延误差补偿需求。为解决上述问题, 本文结合最大似然估计, 在式(10)和式(11)的基础上进一步推导, 提出一种易于硬件实现的分数阶通道固定时延误差估计算法。

由前文分析可得, 对于 WB-DAR 多通道固定时延误差的求解, 有

$$\int_0^T s(t - t_0) \frac{\partial y(t)}{\partial t_0} dt = 0 \quad (12)$$

将式(11)与式(12)左右分别相加, 利用全微分公式进一步化简, 并将求积分和求偏导数学运算的顺序交换可得

$$\frac{\partial}{\partial \tau} \int_0^t y(t)s(t-\tau)dt = 0 \quad (13)$$

由式(13)可得, 最大似然估计量就是信号 $y(t)$ 和 $s(t-\tau)$ 的相关积分最大值对应的时刻, 也就是信号 $y(t)$ 和 $s(t-\tau)$ 相关输出信号峰值对应的时刻。由于相关接收器和匹配滤波器的等价关系, 在 WB-DAR 中, 式(13)的最大似然估计量可以看作基带信号 $x_{ib}(t, \theta)$ 的脉冲压缩峰值所对应的时刻 t_{int} 。

在通过脉冲压缩得到整数阶通道固定时延后, 记录峰值点及其前后一点分别为 $(0, f(0))$ 、 $(-1, f(-1))$ 和 $(1, f(1))$, 根据以上三点拟合二次函数为^[28-29]

$$f(t) = at^2 + bt + c \quad (14)$$

求解式(14)可得抛物线最大值的横坐标为

$$t_{decimal} = \frac{[f(1) - f(-1)]}{2f(0) - f(-1) - f(1)} \quad (15)$$

此时, $t_{int} + t_{decimal}$ 为通道的固定时延估计值, 抛物线插值示意如图 2 所示。

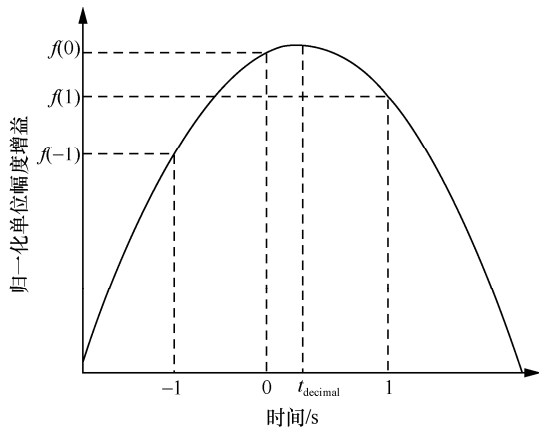


图2 抛物线插值示意

在多通道宽带数字阵列雷达中, 令第 1 通道为参考通道, 则各通道与参考通道间的固定时延误差为

$$\Delta \hat{\tau}_i = t_i - t_1 \quad (16)$$

其中, t_i 为第 i 通道的固定时延估计值, $i=1, 2, \dots, K$ 。

3 通道固定时延误差估计方法的 FPGA 硬件设计

3.1 硬件设计方案

本文方案采用基于知识产权 (IP, intellectual

property) 核的设计方法。回波数据抽取示意如图 3 所示。由于实际系统中在中频采样后数字下变频得到的同相/正交 (I/Q, in-phase/quadrature) 数据采样频率为 FPGA 主时钟频率的 4 倍, 为达到实时处理的目的, 每一路的 I/Q 信号需要按 4 倍抽取, 因此在一个系统周期内, FPGA 需要处理 4 路 I/Q 采样数据, 而 FPGA 的数字信号处理 (DSP, digital signal processing) 内核资源有限, 无法完成多通道下的多数据脉冲压缩, 因此必须对各通道输入数据进行分时处理。

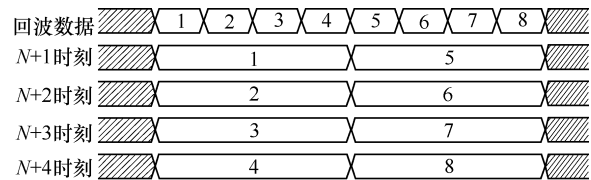


图3 回波数据抽取示意

图 3 中的回波数据经抽取组帧后输入并串转换模块。其中, 各通道输入数据的位宽为 112 bit, 从低位到高位每 28 bit 为数字下变频得到的 I/Q 信号, 低 14 bit 为同相信号, 高 14 bit 为正交信号。各通道信号经串并转换后, 根据通道号顺序, 依次输出, 达到每个时钟周期输出一个通道一次采样的同相正交信号的目的, 实现分时处理。

如图 4 所示, 通道固定时延误差估计的 FPGA 硬件设计主要包括并串转换、脉冲压缩、峰值检测与抛物线插值、多通道时延误差计算与串并转换模块。其中, 并串转换模块输出的 I/Q 信号经复信号脉冲压缩后得到实信号, 对其进行峰值检测得到式(13)的近似解, 即通道固定时延的整数部分 t_{int} ; 根据峰值检测得到的三点坐标进行抛物线插值, 并按式(15)求解得到通道固定时延的小数部分, 两者相加后存入随机存储器 (RAM, random access memory), 待各通道固定时延存入 RAM IP 核后, 按通道号读取 RAM 数据, 并按式(16)进行多通道时延误差计算, 完成串并转换后输出。

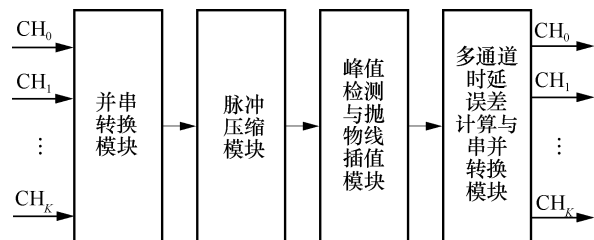


图4 FPGA 硬件设计

3.2 关键模块设计

1) 串并转换模块

串并转换模块主要由 RAM IP 核和计数器 IP 核构成。由于通道固定时延误差估计属于 WB-DAR 的初始化过程, 其信号脉冲宽度 T_p 对估计精度没有较大影响, 结合雷达回波模拟器所产生的回波脉冲宽度性能指标, 设置 T_p 为 $0.1 \mu\text{s}$ 。根据硬件方案设计, 可设置双口 RAM 写端口的数据位宽为 112 bit、深度为 256 及双口 RAM 的读位宽为 28 bit, 完成串并转换过程。

2) 脉冲压缩模块

脉冲压缩模块设计框架如图 5 所示, 其主要由信号截位、匹配滤波和坐标旋转数字计算 IP 核构成^[30]。由于脉冲压缩是输入复信号和基带复信号的卷积, 因此对输入的 28 bit 同相正交信号进行截位, 从而输出 14 bit 的同相信号和正交信号。通过有限长单位冲激响应滤波器 (FIR, finite impulse response) IP 核实现同相正交信号与基带发射信号的实部和虚部的时域卷积, 对得到的实部与虚部分别相加后, 输入坐标旋转数字计算 IP 核, 计算出复数的模值, 即得到脉冲压缩后的输出信号。

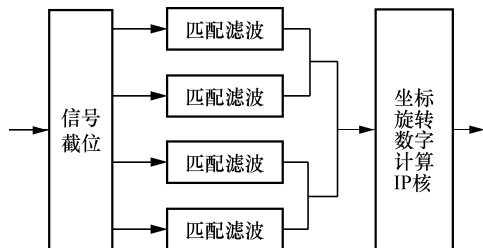


图 5 脉冲压缩模块设计框架

3) 峰值检测与抛物线插值模块

峰值检测硬件设计框架如图 6 所示。在脉冲压缩信号输入后, 开启计数器 IP 核, 并采用三级流水线记录相邻的 3 个时刻的输入信号, 即 REG_1 、 REG_2 和 REG_3 。通过比较寄存器数值 REG_1 、 REG_2 和 REG_3 的大小, 检测可能存在的峰值, 若存在 REG_2 大于 REG_1 和 REG_3 的情况, 则将 REG_1 、 REG_2 和 REG_3 传递至新的寄存器, 数值分别为 REG_4 、 REG_5 和 REG_6 ; 比较新的寄存器数值 REG_5 与 REG_8 大小, 若 $\text{REG}_5 > \text{REG}_8$, 则将寄存器数值 REG_4 、 REG_5 和 REG_6 传递给 REG_7 、 REG_8 和 REG_9 。其中, 各寄存器数值 ($\text{REG}_1 \sim \text{REG}_9$) 的初始值为 0。通过以上的硬件设计, 在一个通道脉冲压缩信号输入结束时, 寄存器内数值 REG_7 、 REG_8 和 REG_9 的值便

是所求脉冲压缩峰值和峰值点相邻两点的值, 此外, 计数器 IP 核输出的计数值可看作通道固定时延的整数部分。

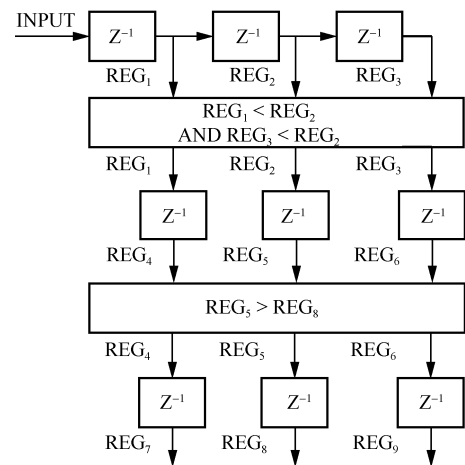


图 6 峰值检测硬件设计框架

在得到脉冲压缩峰值和峰值点相邻两点的值 (即 REG_7 、 REG_8 和 REG_9) 后, 根据式(15)计算抛物线插值后输出信号的峰值, 其中乘 2 和除 2 使用移位运算, 减少乘法器使用, 其余除法运算通过除法器 IP 核完成。

4) 多通道时延误差计算与串并转换模块

在经过峰值检测与内插模块处理后, 其输出信号的位宽为 32 bit, 其中低 16 bit 为小数位。将第 1 通道的通道固定时延写入参考寄存器中, 当多通道时延误差计算与串并转换模块接收的信号为其他通道的有效输出信号时, 根据式(16), 用接收信号的值减去参考寄存器的值, 并写入 RAM IP 核中, 当阵列雷达的所有通道固定时延误差写入完成时, 按 RAM IP 核地址顺序读出数据, 并写入对应通道固定时延误差的寄存器中进行输出, 当数据读空时, 便完成了多通道固定时延误差的并行输出。

4 仿真实验与分析

4.1 固定时延误差估计性能

本节实验分析不同信噪比情况下, 通道固定时延误差估计性能。

在图 1 所示的模型中断开阵元天线接收端, 向射频接收前端输入同一 LFM 信号, 通道数 K 为 2, 相对带宽为 20%, 脉冲宽度为 $0.1 \mu\text{s}$, 噪声服从均值为 0 的高斯白噪声, 与信号相互独立。由于多通道固定时延误差估计精度取决于单

通道固定时延估计精度，与多通道固定时延误差的分布情况无关，因此可设置第 1 通道为参考通道，通道固定时延分别为 -0.051 倍采样间隔和 -0.128 倍采样间隔，第 2 通道的固定时延误差为 -0.078 倍采样间隔。

上述条件下，通过在不同信噪比下的 1 000 次蒙特卡罗仿真实验，计算其时延误差的估计均值、标准差和均方误差，从而分析算法的时延估计性能^[31]，不同信噪比下的时延估计性能图 7 所示。由于在宽带数字阵列雷达多通道固定时延误差估计中，输入信号为校正源信号，其不包含目标回波中杂波和噪声，一般信噪比较大，因此仅给出通道固定时延误差估计算法在大信噪比下的估计精度分析。其中，在信噪比为 10~30 dB 条件下，通道固定时延误差估计的标准差仅为 0.003~0.011 倍采样间隔，所得估计值的离散程度较低，估计算法的稳定性较好。同时，时延估计的均方误差仅为 0.001~0.012 倍采样间隔，其均值为 0.001~0.009 倍采样间隔，估计补偿后各通道误差仅在皮秒级别，能够达到改善数字波束成形的效果。

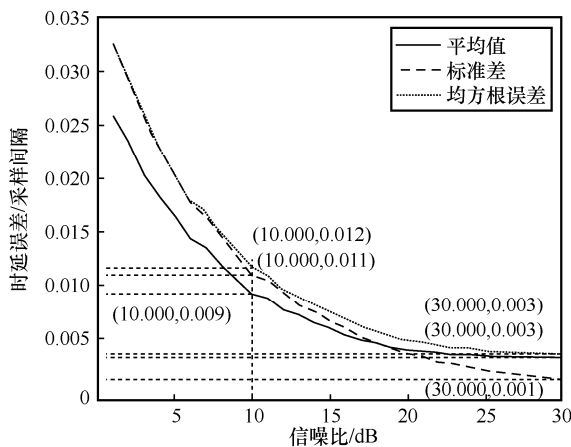


图 7 不同信噪比下的时延估计性能

4.2 宽带数字阵列雷达数字波束成形性能

本节实验分析通道固定时延误差估计性能对

宽带数字阵列雷达数字波束成形性能的影响。实验采用图 1 所示的模型，通过通道固定时延误差估计补偿前后数字波束成形广义方向图性能指标，分析时延误差估计算法的性能。仿真系统参数如表 1 所示，第 1 通道至第 8 通道固定时延所构成集合的标准差为 20 ps。

表 1 仿真系统参数

参数类型	参数值
相对带宽	20%
阵元数量/个	8
阵元间距/m	0.015
波长/m	0.027 3
脉冲宽度/ μ s	1
主瓣方向	30°
目标距离/m	1 000

无通道固定时延误差和通道固定时延误差估计补偿前后数字波束成形广义方向图如图 8 所示，广义方向图指标如表 2 所示。

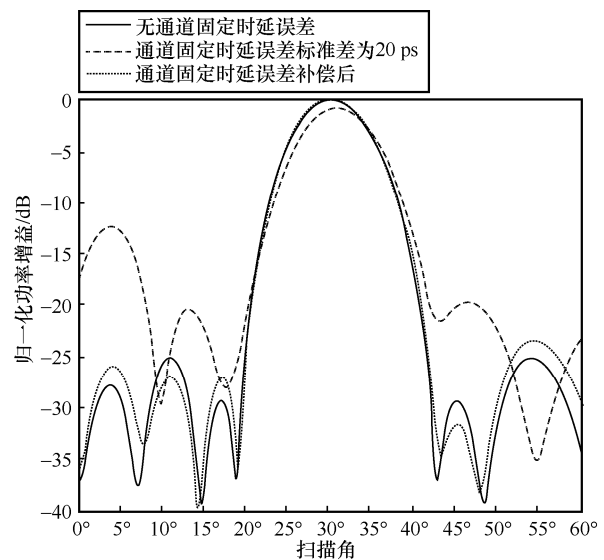


图 8 数字波束成形广义方向图

表 2

广义方向图指标

方法	波束指向	归一化主瓣增益/dB	归一化峰值副瓣电平/dB	归一化平均副瓣电平/dB
无通道固定时延误差	30°	0	-24.847	-22.885
通道固定时延误差标准差为 20 ps	30.6°	-1.060	-14.498	-16.448
通道固定时延误差补偿后	30°	0.047	-24.160	-22.369

由表 2 和图 8 可得, 当通道固定时误差标准差为 20 ps 时, 与无通道固定时误差相比, 其波束指向偏移了 0.6°, 归一化主瓣增益下降了 1.060 dB, 归一化峰值副瓣和平均副瓣电平分别抬高了 10.349 dB 和 6.437 dB, 而在对通道固定时误差补偿后, 其波束指向和归一化主瓣增益未产生明显变化, 仅峰值副瓣和平均副瓣电平少量上升。

综上所述, 通道固定时误差的存在会导致广义方向图畸变, 包括波束指向偏移、增益下降、峰值副瓣和平均副瓣电平上升等, 而通过时误差估计后补偿, 可以改善广义方向图的性能指标。

4.3 所提方法仿真实现

本节将所提通道固定时误差估计方法在赛灵思的 xcku115 平台进行仿真实现。实验采用 MATLAB 软件将含有通道固定时误差的各通道回波数据按 4 倍抽取后, 生成系数文件, 并写入只读存储器 (ROM, read-only memory) 中, 用来模拟各通道接收的校正源信号。其中, 单通道模拟数据产生模块的寄存器转换级电路 (RTL, register transfer level) 如图 9 所示, 接口说明如表 3 所示。

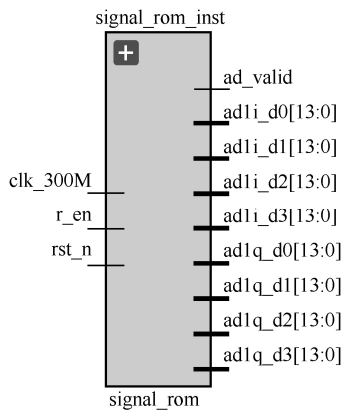


图 9 寄存器转换级电路

表 3 接口说明

名称	方向	位宽/bit	功能
clk_300M	input	1	时钟信号
r_en	input	1	使能信号
rst_n	input	1	全局复位
ad_vaield	output	1	输出数据有效信号
ad1i_d0~ad1i_d3	output	14	通道 0 的 I 路输出
ad0q_d0~ad0q_d3	output	14	通道 0 的 Q 路输出

根据上述模拟系统输入数据模块和通道时延误差估计模块, 可得到通道时延误差估计算法 FPGA 时序仿真结果如图 10 所示, 通道时延误差估计结果如表 4 所示。其中, 误差项由 FPGA 多通道固定时延误差估计结果与 MATLAB 仿真结果差值的绝对值计算求得。

+	◆	ch0_d_error	0.000000	0.000000
+	◆	ch1_d_error	-0.0286865	0.000000 } -0.0286865
+	◆	ch2_d_error	-0.00976563	0.000000 } -0.00976563
+	◆	ch3_d_error	-0.0303955	0.000000 } -0.0303955
+	◆	ch4_d_error	0.0155640	0.000000 } 0.0155640
+	◆	ch5_d_error	0.0103760	0.000000 } 0.0103760
+	◆	ch6_d_error	-0.0165405	0.000000 } -0.0165405
+	◆	ch7_d_error	-0.0367432	0.000000 } -0.0367432

图 10 FPGA 时序仿真结果

表 4 通道时延误差估计结果

通道号	MATLAB 仿真的多通道时延误差/采样间隔	FPGA 多通道固定时延误差/采样间隔	误差/采样间隔
0	0	0	0
1	-0.028 581 6	-0.028 686 5	0.000 104 9
2	-0.009 652 3	-0.009 765 6	0.000 113 3
3	-0.030 333 7	-0.030 395 5	0.000 061 8
4	0.015 641 8	0.015 564 0	0.000 077 8
5	0.010 443 1	0.010 376 0	0.000 067 2
6	-0.016 455 6	-0.016 540 5	0.000 084 8
7	-0.036 536 8	-0.036 743 2	0.000 206 4

根据图 10 和表 4, 可以得到由定点数量化误差导致的估计结果偏差仅在 0.000 3 倍的采样间隔以内, 即亚皮秒级别, 其对宽带数字阵列雷达波束成形性能的影响较低。FPGA 资源占用率如图 11 所示, 在实现后的 8 通道固定时延误差估计中, DSP 核的资源占用率仅为 17%, 表明其可以在实际大规模阵列系统上实现。

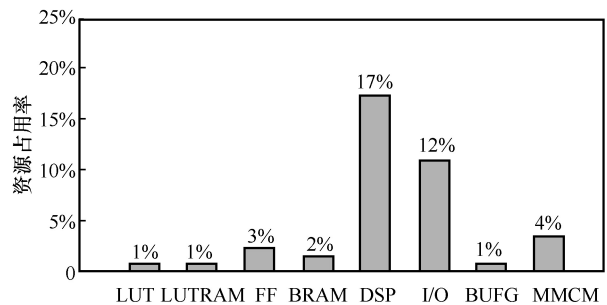


图 11 FPGA 资源占用率

综上所述, 通道固定时误差估计方法能够在赛灵思的 xcku115 平台下稳定运行, 且估计精度能

够满足实际系统的需求, 可以达到改善宽带数字阵列雷达数字波束成形性能的目的。

5 结束语

本文提出一种基于最大似然估计和抛物线插值的通道固定时延误差估计方法, 利用 WB-DAR 中脉冲压缩功能与最大似然估计方法在峰值检测功能上等价的特点, 完成整数倍时延估计, 减少额外环节的信号处理, 并利用二次插值完成分数阶时延估计。实验结果表明, 所提方法具有良好的时延估计效果, 并且能够在赛灵思的 xcku115 平台下稳定运行, 降低多通道固定时延误差会对 DBF 性能的影响, 满足 WB-DAR 系统的实际应用需求。

从理论上来说, 若能找到一种与脉冲压缩输出信号精确拟合的函数并完成插值, 能够进一步提升时延估计精度, 但这也降低硬件资源利用率。因此, 如何在更低的硬件资源占用率下提高时延估计精度将是下一步有待研究的问题。

参考文献:

- [1] DASAN M, PRUSTY G, MACHANI A, et al. Beam squint mitigation using digital beam formers for wideband radar applications[C]//Proceedings of 2021 2nd International Conference on Range Technology. Piscataway: IEEE Press, 2021: 1-6.
- [2] KNAPP C, CARTER G. The generalized correlation method for estimation of time delay[J]. IEEE Transactions on Acoustics, Speech, and Signal Processing, 1976, 24(4): 320-327.
- [3] HERO A, SCHWARTZ S. A new generalized cross correlator[J]. IEEE Transactions on Acoustics, Speech, and Signal Processing, 1985, 33(1): 38-45.
- [4] ASHTEKAR S, KUMAR P, BHARATH K P, et al. Study of generalized cross correlation techniques for direction finding of wideband signals[C]//Proceedings of 2021 5th International Conference on Computing Methodologies and Communication. Piscataway: IEEE Press, 2021: 707-714.
- [5] LEE B, SAID A, KALKER T, et al. Maximum likelihood time delay estimation with phase domain analysis in the generalized cross correlation framework[C]//2008 Hands-Free Speech Communication and Microphone Arrays. Piscataway: IEEE Press, 2008: 89-92.
- [6] 邱天爽, 王宏禹. 一种维纳加权的广义相关自适应时间延迟估计方法[J]. 通信学报, 1996, 17(2): 110-115.
QIU T S, WANG H Y. A wiener weighted adaptive time delay estimation[J]. Journal on Communications, 1996, 17(2): 110-115.
- [7] LEE B G, CHOI J. Modified cross-correlation for inter-aural time delay estimation[C]//Proceedings of 2009 ICCAS-SICE. Piscataway: IEEE Press, 2009: 1777-1780.
- [8] YE D, LU J Y, ZHU X J, et al. Generalized cross correlation time delay estimation based on improved wavelet threshold function[C]//Proceedings of 2016 Sixth International Conference on Instrumentation & Measurement, Computer, Communication and Control. Piscataway: IEEE Press, 2016: 629-633.
- [9] ZHANG Q Q, ZHANG L H. An improved delay algorithm based on generalized cross correlation[C]//Proceedings of 2017 IEEE 3rd Information Technology and Mechatronics Engineering Conference. Piscataway: IEEE Press, 2017: 395-399.
- [10] ZHANG Y B, LI S Q, ZHU J J, et al. A high-precision time delay estimation method based on fourth-order cumulant[C]//Proceedings of 2019 3rd International Conference on Circuits, System and Simulation. Piscataway: IEEE Press, 2019: 93-97.
- [11] HANUS R, ZYCH M, CHORZEPA R, et al. Investigations of the methods of time delay measurement of stochastic signals using cross-correlation with the Hilbert transform[C]//Proceedings of 2020 IEEE 20th Mediterranean Electrotechnical Conference (MELECON). Piscataway: IEEE Press, 2020: 238-242.
- [12] FEREDDOONY F, JISHI A L, HEDAYATI M, et al. Magnitude - delay least mean squares equalization for accurate estimation of time of arrival[J]. IEEE Sensors Journal, 2021, 21(16): 18075-18084.
- [13] JELFS B, SUN S, GHORBANI K, et al. An adaptive all-pass filter for time-varying delay estimation[J]. IEEE Signal Processing Letters, 2021, 28: 628-632.
- [14] PALLOTTA L, GIUNTA G. Accurate delay estimation for multisensor passive locating systems exploiting the cross-correlation between signals cross-correlations[J]. IEEE Transactions on Aerospace and Electronic Systems, 2022, 58(3): 2568-2576.
- [15] 杨建辉, 严天峰, 王逸轩, 等. 插值方法在 TDOA 估计中的研究与应用[J]. 兰州交通大学学报, 2017, 36(4): 121-126.
YANG J H, YAN T F, WANG Y X, et al. Research and application of interpolation method in TDOA estimation[J]. Journal of Lanzhou Jiaotong University, 2017, 36(4): 121-126.
- [16] 李记龙, 王雪琰, 翟玉爽, 等. 稳健性的水下高精度时延估计算法[J]. 导航定位学报, 2020, 8(3): 58-64.
LI J L, WANG X Y, ZHAI Y S, et al. A high-precise time delay estimation algorithm with robustness for underwater acoustic channel[J]. Journal of Navigation and Positioning, 2020, 8(3): 58-64.
- [17] GUSCHINA O. Refining time delay estimate of complex signal using polynomial interpolation in time domain[C]//Proceedings of 2021 Systems of Signals Generating and Processing in the Field of on Board Communications. Piscataway: IEEE Press, 2021: 1-6.
- [18] TANG Q, SHAO G P, WANG B, et al. A variable step-size mixed modulated Lagrange explicit time delay estimation algorithm[C]//Proceedings of 2021 7th International Conference on Computer and Communications. Piscataway: IEEE Press, 2022: 469-473.
- [19] 黄乙. 线性调频信号的时延估计方法研究[D]. 哈尔滨: 哈尔滨工业大学, 2021.
HUANG Y. Research on time delay estimation method of LFM signals[D]. Harbin: Harbin Institute of Technology, 2021.
- [20] TREVISIO F, TRINCHERO R, CANAVERO F G. Machine learning

applied to the blind identification of multiple delays in distributed systems[C]//Proceedings of 2020 XXXIIIrd General Assembly and Scientific Symposium of the International Union of Radio Science. Piscataway: IEEE Press, 2020: 1-4.

- [21] 邹林. 宽带数字阵列雷达关键技术研究[D]. 成都: 电子科技大学, 2013.
ZOU L. Research on key technologies of wideband digital array radar[D]. Chengdu: University of Electronic Science and Technology of China, 2013.
- [22] CHEN S H, PAN M H. Analytical model and real-time calculation of target echo signals on wideband LFM radar[J]. IEEE Sensors Journal, 2021, 21(9): 10726-10734.
- [23] BHAN R S, DAYALAN S, BAZIL R A A. Digital implementation of radar receiver and signal processing algorithms[C]//Proceedings of 2021 International Conference on System, Computation, Automation and Networking. Piscataway: IEEE Press, 2021: 1-6.
- [24] GAO L, ZHANG J Q, SU J Y, et al. Signal processing in DBF-TOPSAR[C]//Proceedings of 2021 2nd China International SAR Symposium. Piscataway: IEEE Press, 2021: 1-5.
- [25] ARIK D B. AESA architectures[M]. Piscataway: IEEE Press, 2022.
- [26] DENG Y. Wideband digital fractional time delay waveform generation method based on polynomial fitting[C]//Proceedings of 5th International Conference on Mechanical, Control and Computer Engineering. Piscataway: IEEE Press, 2021: 2180-2185.
- [27] LU Q H, CUI G L, LIU R T, et al. Wideband beam pattern synthesis using single digital beamformer with integer time delay filters[J]. IEEE Transactions on Antennas and Propagation, 2022, 70(5): 3437-3449.
- [28] GERASIMOV S, GLUSHNEV V, ZHELBAKOV I. Subsample time delay estimation by quadratic interpolation of correlation function of digitized ultrasonic probing signals[C]//Proceedings of 2021 International Conference on Industrial Engineering, Applications and Manufacturing. Piscataway: IEEE Press, 2021: 753-762.
- [29] PALLOTTA L, GIUNTA G, CLEMENTE C. Subpixel SAR image registration through parabolic interpolation of the 2-D cross correlation[J]. IEEE Transactions on Geoscience and Remote Sensing, 2020, 58(6): 4132-4144.
- [30] KUMAR P A. FPGA implementation of the trigonometric functions using the CORDIC algorithm[C]//Proceedings of 2019 5th International Conference on Advanced Computing & Communication Systems. Piscataway: IEEE Press, 2019: 894-900.
- [31] 李宝磊. 被动声呐信号的时延估计[D]. 南京: 东南大学, 2019.
LI B L. Time delay estimation of passive sonar signals[D]. Nanjing: Southeast University, 2019.

[作者简介]



张小贝(1982-), 男, 湖北宣城人, 博士, 上海大学教授、博士生导师, 主要研究方向为光电信息技术。



张权(1997-), 男, 安徽合肥人, 上海大学硕士生, 主要研究方向为雷达信号处理。



方明(1987-), 男, 浙江台州人, 博士, 上海航天电子通讯设备研究所高级工程师, 主要研究方向为新体制雷达及雷达信号处理。



秦琨(1982-), 男, 江苏仪征人, 上海航天电子通讯设备研究所研究员, 主要研究方向为雷达总体设计。



张琦(1993-), 男, 河南漯河人, 博士, 上海大学讲师, 主要研究方向为光电信息技术。